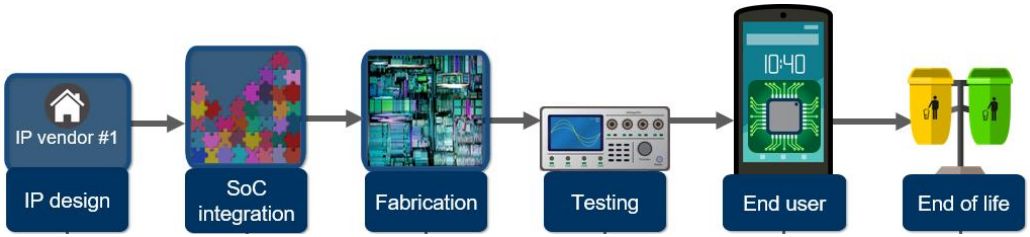
Synclock

Verrouillage anti-contrefaçon pour émetteurs-récepteurs RF



MARCHE

- Applicable à **toute architecture RF, protocole de communication,** schéma de modulation.
- **Clients :** designers de puces RF fabless, intégrateurs

Techniques existantes de verrouillage de circuit intégré AMS :

- Biasing Locking : imprécis et instable, vulnérable à certaines attaques ;
- MixLock : induit une surcharge de 8 to 12% en surface et énergie ;
- Calibration Locking : pas toujours robuste ni assez complexe.

TECHNOLOGIE

SyncLock agit sur la **synchronisation de l'émetteur avec le récepteur**. Si une clé autre que la clé secrète est appliquée, la synchronisation et la communication échouent. Une **erreur codée en dur est cachée** dans la conception, tandis que le déverrouillage, c'est-à-dire la correction d'erreur, a lieu dans une autre partie de la conception lors de l'application de la **clé secrète**.

Avantages : généralement applicable ; les clés incorrectes entraînent un déni de service ; n'entraîne aucune perte de performance ; **overhead minime** ; sécurité maximale **contre toutes les attaques connues**.

Utilise 1 % de la surface de la couche physique de la puce. Simple plug-in vers le DSP (**1 % d'overhead**)

NIVEAU DE DEVELOPPEMENT

- PoC basé sur la carte SDR bladeRF de Nuand.
- Démonstration avec un réseau wifi commercial.

PI

Famille de brevet déposée en mars 2022

- PCT/FR2022/050437
- En instance EP et US

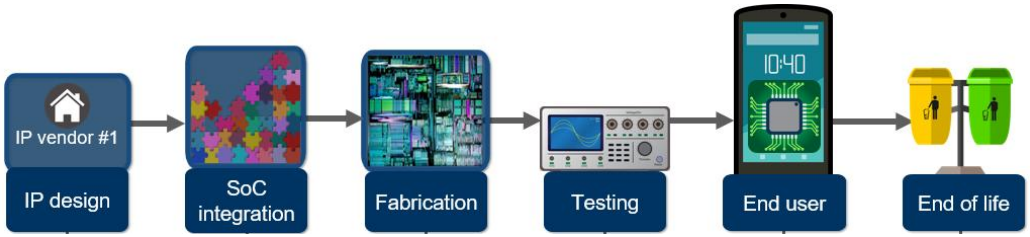
STRATEGIE DE VALORISATION

Licensing / startup

CONTACT
Othman Guenoun
doct@sattlutech.com

Synclock

Anti-counterfeiting locker for RF transceivers



MARKET

- Applicable to **any RF architecture, communication protocol**, modulation scheme.
- **Clients :** fabless RF chip designers, integrators

Existing locking techniques for AMS ICs :

- Biasing Locking : imprecise and unstable, vulnerable to some attacks ;
- MixLock : induces an 8 to 12% surface and power overload;
- Calibration Locking : not always robust or complex enough.

TECHNOLOGY

SyncLock acts on the **synchronization of the transmitter with the receiver**. If a key other than the secret one is applied the synchronization and the communication fails. A hard-coded **error is hidden into the design** while the unlocking, i.e., the error correction, takes place at another part of the design upon application of the **secret key**.

Advantages: it is **generally applicable**, incorrect keys result in denial-of-service, it incurs no performance penalty and **minimum overheads**, and it offers maximum security **thwarting all known counter-attacks**.

Uses **1%** of the chip's physical layer **surface**. Simple plug-in to the **DSP (1% overhead**)

DEVELOPMENT STATUS

PoC based on Nuand's SDR bladeRF board.

Demonstration with a commercial wifi network.

IP

Patent family filed in 2022/03

- PCT/FR2022/050437
- Pending in EP and US

VALORISATION STRATEGY

Licensing / startup

CONTACT
Othman Guenoun
doct@sattlutech.com